

**BEST AVAILABLE COPY****Electrostatically driven optical microswitch with perpendicular miniature mirror and its making process**

**Patent number:** CN1258851  
**Publication date:** 2000-07-05  
**Inventor:** YE XIONGYING (CN); BU MINQIANG ZHOU (CN)  
**Applicant:** UNIV QINGHUA (CN)  
**Classification:**  
**- international:** G02B6/35  
**- european:**  
**Application number:** CN20000100148 20000114  
**Priority number(s):** CN20000100148 20000114

**Abstract of CN1258851**

The present invention belongs to the technological field of micro-optical data processing in optical fiber communication. The optical microswitch consists of chip, gold wire, metal package and movable optical fiber connector with tail fiber. The chip consists of silicon substrate, incident and outgoing optical fibers, miniature mirror manufactured on the silicon substrate and supported by composite polysilicon-SiN miniature beam, the upper electrode on the beam and the lower electrode below insulating dielectric film. The present invention has the advantages of simple structure, easy manufacture, low optical power loss, short on-off time, less crosstalk, low power consumption, etc.

Data supplied from the esp@cenet database - Worldwide

[19]中华人民共和国国家知识产权局

[51]Int. Cl<sup>7</sup>

G02B 6/35

## [12] 发明专利申请公开说明书

[21] 申请号 00100148.5

[43]公开日 2000年7月5日

[11]公开号 CN 1258851A

[22]申请日 2000.1.14 [21]申请号 00100148.5

[71]申请人 清华大学

地址 100084 北京市海淀区清华园

[72]发明人 叶雄英 卜敏强 周兆英 何日晖

[74]专利代理机构 清华大学专利事务所

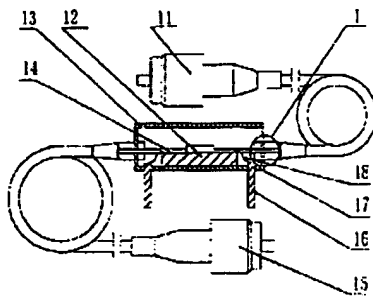
代理人 廖元秋

权利要求书 2 页 说明书 7 页 附图页数 11 页

[54]发明名称 静电驱动垂直微镜微光学开关及其制作方法

[57]摘要

本发明属于光纤通讯中微光学信息处理技术领域,包括芯片、金外线、金属封装外壳及带尾纤的光纤活动连接器,该芯片由硅衬底,入射、出射光纤,制作在硅衬底上由多晶硅-氮化硅复合微梁支撑的微镜,位于该微梁上的上电极和位于绝缘介质膜之下的下电极所组成。本发明具有结构简单,制造方便,能够实现自组装和自校准,光功率损失小,开关时间短,串扰小,耐冲击、振动,驱动电压低,能耗低,使用方便等诸多优点,易于推广应用。



ISSN 1000-8424

知识产权出版社出版

## 权 利 要 求 书

1、一种微光学开关，其特征在于，所包括的芯片由硅衬底，插入硅衬底上的光纤定位槽中的入射、出射光纤，制作在硅衬底上由多晶硅-氮化硅复合微梁，由该微梁支撑的用于反射光线的与硅衬底垂直的微镜，位于该微梁上的上电极和位于绝缘介质膜之下的下电极所组成，利用静电驱动微梁作上下运动，把微镜切入或离开光路，从而实现光学开关功能。

2、按照权利要求 1 所述的微光学开关，其特征在于：所说的芯片可由单层硅衬底构成，该硅衬底上有由 SU-8 胶经过光刻后所形成的供光纤固定的定位槽，该定位槽与所说的微镜成 45 度角。

3、按照权利要求 1 或 2 所述的微光学开关，其特征在于：所说的微镜是在 SU-8 胶经过光刻后所形成的侧面溅射上 Cr-Au 层而形成的光线反射面。

4、按照权利要求 1、2 或 3 所述的微光学开关，其特征在于：所说的复合微梁可由制作在所说硅衬底上可腐蚀掉的 PSG 牺牲层上的多晶硅层、氮化硅层、Cr-Au 层构成，多晶硅层和 Cr-Au 层构成上电极。

5、按照权利要求 1、2、3 或 4 所述的微光学开关，其特征在于：利用部分钻蚀位于多晶硅下的 PSG 牺牲层来实现上下电极间的电隔离。

6、制作权利要求 1 所述的微光学开关的方法，其特征在于：

1) 所说的芯片制作步骤为：

- (1) 在硅衬底上重掺杂硼作为公共下电极；
- (2) 在硅衬底上用热氧化法生长上一层  $\text{SiO}_2$  作为绝缘介质膜；
- (3) 在硅衬底上用低压化学气相淀积法 (LPCVD) 淀积上一层  $\text{Si}_3\text{N}_4$  作为绝缘介质膜；
- (4) 光刻、用反应离子刻蚀 (RIE) 方法图形化  $\text{Si}_3\text{N}_4$  和  $\text{SiO}_2$  层，刻出下电极压焊块和对准符号窗口；
- (5) 在硅衬底上用常压化学气相淀积法 (APCVD) 淀积上一层 PSG，作为牺牲层；
- (6) 第一次光刻 PSG，用 RIE 图形化 PSG，不刻穿 PSG，刻出以后长多晶硅支撑柱的凹坑；
- (7) 第二次光刻 PSG，用 RIE 图形化 PSG，刻穿 PSG 层；
- (8) 在硅衬底上用 LPCVD 法淀积上一层多晶硅；
- (9) 多晶硅掺磷；
- (10) 在硅衬底上用 LPCVD 法淀积上一层 PSG；
- (11) 退火去除内应力；
- (12) 去除表面的 PSG；
- (13) 在硅衬底上用 LPCVD 法淀积上一层  $\text{Si}_3\text{N}_4$ ；
- (14) 光刻、用 RIE 法图形化  $\text{Si}_3\text{N}_4$ ，作为多晶硅-氮化硅复合微梁的上层；
- (15) 光刻、用 RIE 法图形化多晶硅，刻出微梁、上电极、上电极引线、上电极压焊块、上下电极隔离圈；

- (16) 用 BHF 去除表面外露的 PSG, 并且部分钻蚀 PSG;
- (17) 在硅衬底上甩 SU8 胶, 光刻 SU8 胶, 刻出微镜部分和光纤定位槽部分;
- (18) 在硅衬底上溅射 Cr-Au 层, 作为微镜反射面和上、下电极的压焊块;
- (19) 进行划片;
- (20) 牺牲层腐蚀, 把 PSG 层腐蚀掉, 从而释放多晶硅-氮化硅复合梁和微镜;
- (21) 用去离子水漂洗、烘干;

2) 芯片封装过程为:

- (1)、把芯片用低应力胶粘接在金属封装外壳的基座上;
- (2)、把光纤从光纤套筒中穿入;
- (3)、用胶水把光纤和光纤套筒固定起来;
- (4)、去除伸出光纤套筒的光纤上的披覆层;
- (5)、用固定螺母把光纤套筒固定在金属封装外壳的侧壁上;
- (6)、把裸光纤用胶固定在芯片的光纤定位槽中;
- (7)、利用引线键合工艺, 由金引线把芯片上的压焊块和金属封装外壳基座上的外引线键合连接起来;
- (8)、把金属封装外壳的上盖和金属封装外壳的基座焊接起来;
- (9)、把光纤和光纤活动连接器连接起来。

## 说明书

## 静电驱动垂直微镜微光学开关及其制作方法

本发明属于光纤通讯中微光学信息处理技术领域，特别涉及一种微光学开关的结构设计与制作。

目前，光学开关在光纤通信特别是大容量光纤通信网中有着重要的地位。因为光学开关被使用的广泛性，要求其具有性能高、小型、价廉等特性，微光学开关正能满足这一要求。日本 NTT 研制了在光纤上镀上磁性材料，利用电磁驱动的  $1 \times 2$  小型光纤开关。瑞士 Neufchatel 大学研制了利用高深宽比等离子刻蚀制作的、梳状静电驱动器驱动的、利用侧面反射的微镜光学开关；德国卡鲁休斯核研究所利用 LIGA 工艺制作了原理相同的微光学开关，上述两种开关通过梳状静电驱动器驱动微镜平移入光路，切断一方向的光，反射另一方向的光，梳状驱动器需占较大的面积。日本东京大学研制了利用硅表面工艺和体硅工艺结合制作的微镜光学开关，该开关利用下硅片上的电极驱动和光纤定位沟在同一硅片上的微转镜旋转  $90^\circ$  切入光路，切断一方向的光反射另一方向的光，该开关因需腐蚀穿硅片，所占面积不小，下电极与微镜间距离较大，所需驱动电压也较高。美国加州大学洛杉矶分校研制了硅表面微加工结合铰链组装技术制作的垂直于硅片的微转镜开关，在微转镜和与其成  $45^\circ$  的电极间印加电压，实现  $45^\circ$  微镜开关。

但是，上述各种微光学开关由于驱动部件结构复杂，所占面积大，惯量大，频率响应慢，所需驱动电压高，制造工艺复杂，因此在制造、使用上受到很大的限制。

本发明的目的是为克服已有技术的不足之处，提供一种微光学开关，具有结构简单，制造方便，能够实现自组装和自校准，光功率损失小，开关时间短，串扰小，耐冲击、振动，驱动电压低，能耗低，使用方便等诸多优点，易于推广应用。

本发明提出一种微光学开关，由结合成一体的芯片、金引线、金属封装外壳及带尾纤的光纤活动连接器构成，其特征在于，所说的芯片由硅衬底，插入硅衬底上的光纤定位槽中的入射、出射光纤，制作在硅衬底上由多晶硅-氮化硅复合微梁，由多晶硅-氮化硅复合微梁支撑的用于反射光线的与硅衬底垂直的微镜，位于该微梁上的上电极和位于绝缘介质膜之下的下电极所组成，利用静电驱动微梁作上下运动，把微镜切入或离开光路，从而实现光学开关功能。

所说的芯片可由单层硅衬底构成，该硅衬底上有由 SU-8 胶经过光刻后所形成的供光纤固定的定位槽，该定位槽与所说的微镜成  $45^\circ$  度角。

所说的微镜是在 SU-8 胶经过光刻后所形成的侧面溅射上 Cr-Au 层而形成的光线反射面。

所说的复合微梁可由制作在位于所说硅衬底上可腐蚀掉的磷硅玻璃 (PSG) 牺牲层上的多晶硅层、氮化硅层 ( $\text{Si}_3\text{N}_4$ )、铬-金 (Cr-Au) 层构成，所说的上电极由多晶硅层和 Cr-Au 层构成。

本发明所述的微光学开关的制作方法，包括采用引线键合工艺将芯片、金引线及

金属封装外壳结合成一体，其特征在于，所说的芯片制作步骤为：在硅衬底上掺杂硼作为公共下电极，在硅衬底上依次用热氧化法生长上一层二氧化硅（ $\text{SiO}_2$ ）和用低压化学气相淀积法（LPCVD）生长上一层  $\text{Si}_3\text{N}_4$ ， $\text{SiO}_2$  和  $\text{Si}_3\text{N}_4$  一起作为绝缘介质膜，光刻、用反应离子刻蚀（RIE）方法图形化  $\text{Si}_3\text{N}_4$  和  $\text{SiO}_2$  层，刻出下电极压焊块和对准符号窗口，在硅衬底上用常压化学气相淀积法（APCVD）淀积上一层 PSG，作为牺牲层，第一次光刻 PSG，用 RIE 图形化 PSG，不刻穿 PSG，刻出以后长多晶硅支撑柱的凹坑，第二次光刻 PSG，用 RIE 图形化 PSG，刻穿 PSG 层，再用低压化学气相淀积法（LPCVD）在硅衬底上淀积上一层多晶硅，多晶硅掺杂磷，用低压化学气相淀积法（LPCVD）在硅衬底上淀积上一层 PSG，退火去除多晶硅层中的内应力，去除表面 PSG，在硅衬底上用低压化学气相淀积法（LPCVD）生长上一层  $\text{Si}_3\text{N}_4$ ，光刻、用 RIE 法图形化  $\text{Si}_3\text{N}_4$ ，作为多晶硅-氮化硅复合微梁的上层，光刻、用 RIE 法图形化多晶硅，刻出微梁、上电极、上电极引线、上电极压焊块、上下电极隔离圈，用 BHF 去除表面外露的 PSG，并且部分钻蚀 PSG，在硅衬底上甩 SU8 胶，光刻 SU8 胶，刻出微镜部分和光纤定位槽部分，在硅衬底上溅射 Cr-Au 层，作为微镜反射面和上、下电极的压焊块，进行划片，牺牲层腐蚀，把 PSG 层腐蚀掉，从而释放多晶硅-氮化硅复合梁和微镜，用去离子水漂洗、烘干。

芯片封装过程为：把芯片用低应力胶粘接在金属封装外壳的基座上；把光纤从光纤套筒中穿入；用胶水把光纤和光纤套筒固定起来；去除伸出光纤套筒的光纤上的披覆层；用固定螺母把光纤套筒固定在金属封装外壳的侧壁上；把裸光纤用胶固定在芯片的光纤定位槽中；利用引线键合工艺，由金引线把芯片上的压焊块和金属封装外壳基座上的外引线键合连接起来；把金属封装外壳的上盖和金属封装外壳的基座焊接起来；把光纤和光纤活动连接器连接起来。

本发明的工作原理是，利用硅微细加工工艺，进行硅表面微细加工，制作出多晶硅-氮化硅复合微梁及制作在微梁上的反射光线的微镜。由于在多晶硅-氮化硅复合微梁制作过程中会产生的大残余内应力，在把位于多晶硅-氮化硅复合微梁下方的 PSG 牺牲层腐蚀掉后，由于应力释放而使多晶硅-氮化硅复合微梁弯曲翘起至一定高度，在微梁上和微梁下方各有一个电极，驱动时，在这两个电极间印加电压，微梁在静电引力的作用下下躺，带动微镜向下运动，直至微梁被吸附在硅衬底上；撤去电压后，微镜在多晶硅-氮化硅复合微梁的弹性力作用下回到初始位置，从而实现光线的开关功能。

本发明与现有技术相比，具有以下有益的效果：

- 1、结构简单，易于制造。利用多晶硅-氮化硅复合微梁内大残余应力使微镜竖起，不用进行大面积和深度的体硅腐蚀工艺。
- 2、制造成本低廉，适合于在流水线上大批量生产。
- 3、能够实现微镜的自组装，光纤和微镜能够实现自校准，校准精度高。
- 4、微梁和微镜惯量小，由于微梁本身是弧形电极，导致驱动电压低，能耗小。
- 5、快速性好，由于微梁和微镜结构简单，惯量小，谐振频率高。
- 6、使用方便，使用时，只需直接插入集成电路插槽中就能与外接驱动电路相连，利用光纤活动连接器连接好光纤后就能使用。

本发明涉及到五个实施例，其中实施例一、实施例二、实施例三为  $2 \times 2$  光学开关，

实施例四为  $1 \times 2$  光学开关, 实施例五为  $1 \times 4$  光学开关。

附图简要说明:

图 1 是本发明微光学开关各实施例中芯片的封装结构示意图。

图 2 是图 1 封装结构中封装外壳和光纤连接部分的局部剖视图。

图 3 是微光学开关实施例一中芯片 12 的立体结构示意图。

图 4 是微光学开关实施例一中芯片 12 的俯视图。

图 5 是微光学开关实施例二中芯片 12 的立体结构示意图。

图 6 是微光学开关实施例二中芯片 12 的俯视图。

图 7 是微光学开关实施例三中芯片 12 的立体结构示意图。

图 8 是微光学开关实施例三中芯片 12 的俯视图。

图 9 是微光学开关实施例四中芯片 12 的立体结构示意图。

图 10 是微光学开关实施例四中芯片 12 的俯视图。

图 11 是微光学开关实施例五中芯片 12 的立体结构示意图。

图 12 是微光学开关实施例五中芯片 12 的俯视图。

图 13 是五个实施例中芯片上的微梁和微镜结构示意图。

以下结合附图对本发明的各个实施例的具体结构及制作方法作进一步描述:

五个实施例中的芯片的封装结构原理完全相同, 都用图 1 和图 2 来表示; 五个实施例中的芯片制作步骤都完全相同。

图 1 是本发明微光学开关各实施例中芯片的封装结构示意图。总体共包括四个部件: 其中, 11 和 15 为光纤活动连接器, 其数目与各个实施例的结构有关; 12 为芯片; 13 为金属封装外壳的上盖; 14 为光纤, 16 为金属封装外壳的外引线; 17 为金属封装外壳的基座; 18 为金引线。图 2 是图 1 封装结构中封装外壳和光纤连接部分的局部剖视图。图中 171 为光纤套筒, 172 为固定光纤的胶, 173 为金属封装外壳的侧壁, 174 为固定螺母, 175 为光纤, 176 为去除光纤披覆层后的裸光纤。

芯片 12 用低应力胶粘接在金属封装外壳的基座 17 上, 把光纤 14 从如图 2 中所示的光纤套筒 171 中穿入, 并且用胶水 172 把光纤 175 和光纤套筒 171 固定起来, 去除伸出光纤套筒 171 的光纤上的披覆层, 用固定螺母 174 把光纤套筒 171 固定在金属封装外壳的侧壁 173 上, 把裸光纤用胶固定在芯片的光纤定位槽中, 利用引线键合工艺, 由金引线 18 把芯片上的压焊块和金属封装外壳基座上的外引线 16 键合连接起来, 把金属封装外壳的上盖 13 和金属封装外壳的基座 17 焊接起来, 把光纤 175 和光纤活动连接器 15 连接起来。

图 3 是微光学开关实施例一中芯片 12 的立体结构示意图。其中图 3 (a) 是在上电极 1213 和下电极 12114 间未加电压时, 微梁 1214 和微镜 1217、1219、12110、12111 在翘起状态中; 图 3 (b) 是在上电极 1213 和下电极 12114 间加上电压时, 微梁 1214 和微镜 1217、1219、12110、12111 被静电力吸附在硅衬底 1211 上。图中 1211 为硅衬底, 1212 为由  $\text{SiO}_2$  和  $\text{Si}_3\text{N}_4$  层组成的绝缘介质膜, 位于硅衬底上, 1213 为位于绝缘介质膜 1212 上的上电极压焊块, 1214 为与上电极压焊块 1213 相连的多晶硅-氮化硅复合微梁, 1215 为 SU-8 光纤定位槽, 位于绝缘介质膜 1212 上, 1216 和 12112 为出射光纤,

位于光纤定位槽 1215 之中, 与对应的微镜成 45 度角, 1217、1219、12110 和 12111 为 SU-8 微镜, 垂直立于微梁 1214 上方, 各相邻微镜间成 90 度角, 每个微镜只使用一面作为光线反射面。1218 和 12113 为入射光纤, 位于光纤定位槽 1215 之中, 与对应的微镜成 45 度角, 其中入射光纤 1218 和出射光纤 12112 在同一直线上, 并且和出射光纤 1216 平行, 入射光纤 12113 和出射光纤 12116 在同一直线上, 并且和出射光纤 12112 平行, 12114 为下电极压焊块, 作为公共电极。

如图 3 (a) 中所示, 在上电极 1213 和下电极 12114 间未加电压时, 微梁 1214 和微镜 1217、1219、12110、12111 翘起, 从入射光纤 1218 射出的光线射入出射光纤 12112 中, 从入射光纤 12113 射出的光线射入出射光纤 12116 中, 参看图 4 (a) 实施例一中芯片 12 的俯视图; 如图 3 (b) 中所示, 在上电极 1213 和下电极 12114 间加上电压时, 微梁 1214 和微镜 1217、1219、12110、12111 平躺, 从入射光纤 1218 射出的光线依次经过微镜 12110 和 1217 的反射射入出射光纤 12116 中, 从入射光纤 12113 射出的光线依次经过微镜 1219 和 12111 的反射射入出射光纤 12112 中, 参看图 4 (b) 实施例一中芯片 12 的俯视图。从而实现 2×2 光学开关功能。

图 5 是微光学开关实施例二中芯片 12 的立体结构示意图。其中图 5 (a) 是在上电极 1223 和下电极 12211 间未加电压时, 微梁 1224 和微镜 1227 在翘起状态中; 图 5 (b) 是在上电极 1223 和下电极 12211 间加上电压时, 微梁 1224 和微镜 1227 被静电力吸附在硅衬底上。图中 1221 为硅衬底, 1222 为由  $\text{SiO}_2$  和  $\text{Si}_3\text{N}_4$  层组成的绝缘介质膜, 位于硅衬底上, 1223 为位于绝缘介质膜 1222 上的上电极压焊块, 1224 为与上电极压焊块 1213 相连的多晶硅-氮化硅复合微梁, 1225 为位于绝缘介质膜 1222 上的 SU-8 光纤定位槽, 1226 和 12210 为入射光纤, 位于光纤定位槽 1215 之中, 均与微镜成 45 度角, 1227 为 SU-8 微镜, 垂直立于微梁 1224 上方, 1228 和 1229 为出射光纤, 位于光纤定位槽 1215 之中, 其中 1228 与入射光纤 12210 在同一直线上, 并且与入射光纤 1226 垂直, 1229 与入射光纤 1226 在同一直线上, 并且与入射光纤 12210 垂直, 12211 为下电极压焊块, 作为公共电极。实施例二与实施例一不同的是, 芯片上只有一个微梁, 并且只有一面微镜, 微镜的两面都作为光线反射面使用, 因此在微镜和光纤的位置安排上与实施例一有所不同, 具体见图 3、4、5、6 所示。

如图 5 (a) 中所示, 在上电极 1223 和下电极 12211 间未加电压时, 微梁 1224 和微镜 1227 翘起, 从入射光纤 1226 射出的光线射入出射光纤 1229 中, 从入射光纤 12210 射出的光线射入出射光纤 1228 中, 参看图 6 (a) 实施例二中芯片 12 的俯视图; 如图 5 (b) 中所示, 在上电极 1223 和下电极 12211 间加上电压时, 微梁 1224 和微镜 1227 平躺, 从入射光纤 1226 射出的光线经过微镜 1227 的反射射入出射光纤 1228 中, 从入射光纤 12210 射出的光线经过微镜 1227 的反射射入出射光纤 1229 中, 参看图 6 (b) 实施例二中芯片 12 的俯视图。从而实现 2×2 光学开关功能。

图 7 是微光学开关实施例三中芯片 12 的立体结构示意图。图中 1231 为硅衬底, 1232 为由  $\text{SiO}_2$  和  $\text{Si}_3\text{N}_4$  层组成的绝缘介质膜, 位于硅衬底上, 1233、1235、1239、12318 为位于绝缘介质膜上的上电极压焊块, 1234、1236、12310、12317 为多晶硅-氮化硅复合微梁, 分别与上电极压焊块 1233、1235、1239、12318 相连在一起, 1237、1238、12311、12312 为 SU-8 微镜, 分别垂直立于微梁 1234、1236、12310、12317 上方, 12313



和 12314 为出射光纤, 位于光纤定位槽之中, 相互平行, 12315 和 12319 为入射光纤, 位于光纤定位槽之中, 相互平行, 并且均与出射光纤 12313 和 12314 垂直, 12316 为下电极压焊块, 作为公共电极, 12320 为 SU-8 光纤定位槽, 位于绝缘介质膜 1232 上。实施例三与实施例一和实施例二在结构上有所不同, 每个芯片上有四个微梁, 每个微梁上有一面微镜, 四个微镜相互平行, 因此在微镜和光纤的位置安排上与实施例一和二有所不同, 具体见图 7、8 所示。

如图 7 (a) 中所示, 在上电极 1233 和下电极 12316 之间以及在上电极 1239 和下电极 12316 间加上电压, 而在上电极 1235 和下电极 12316 间以及在上电极 12318 和下电极 12316 间未加电压时, 微梁 1236、12317 和微镜 1238、12312 翘起, 微梁 1234、12310 和微镜 1237、12311 被静电力吸附在硅衬底上, 从入射光纤 12315 射出的光线经过微镜 12311 的反射射入出射光纤 12313 中, 从入射光纤 12319 射出的光线经过微镜 1237 的反射射入出射光纤 12314 中, 参看图 8 (a) 实施例三中芯片 12 的俯视图; 如图 7 (b) 中所示, 在上电极 1235 和下电极 12316 之间以及在上电极 12318 和下电极 12316 间加上电压, 而在上电极 1233 和下电极 12316 间以及在上电极 12319 和下电极 12316 间未加电压时, 微梁 1234、12310 和微镜 1237、12311 翘起, 微梁 1236、12317 和微镜 1238、12312 被静电力吸附在硅衬底上, 从入射光纤 12315 射出的光线经过微镜 12312 的反射射入出射光纤 12314 中, 从入射光纤 12319 射出的光线经过微镜 1238 的反射射入出射光纤 12313 中, 参看图 8 (b) 实施例三中芯片 12 的俯视图。从而实现  $2 \times 2$  光学开关功能。

图 9 是微光学开关实施例四中芯片 12 的立体结构示意图。图中 1241 为硅衬底, 1242 为由  $\text{SiO}_2$  和  $\text{Si}_3\text{N}_4$  层组成的绝缘介质膜, 位于硅衬底上, 1243 为 SU-8 微镜, 垂直立于微梁上方, 1244 为多晶硅-氮化硅复合微梁, 1245 为上电极压焊块, 位于绝缘介质膜上, 与微梁 1244 相连在一起, 1246、1247 为出射光纤, 位于 SU-8 光纤定位槽 1249 之中, 相互垂直, 1248 为入射光纤, 位于 SU-8 光纤定位槽 1249 之中, 与出射光纤 1246 在同一直线上, 并且与出射光纤 1247 垂直, 出射光纤和入射光纤均与 SU-8 微镜成 45 度角, 12410 为下电极压焊块, 作为公共电极。

如图 9 (a) 中所示, 在上电极 1245 和下电极 12410 之间未加上电压时, 微梁 1244 和微镜 1243 翘起, 从入射光纤 1248 射出的光线射入出射光纤 1246 中, 参看图 10 (a) 实施例四中芯片 12 的俯视图; 当在上电极 1245 和下电极 12410 之间加上电压时, 微梁 1244 和微镜 1243 被静电力吸附在硅衬底上, 从入射光纤 1248 射出的光线经过微镜 1243 反射射入出射光纤 1247 中, 参看图 10 (b) 实施例四中芯片 12 的俯视图, 从而可以实现  $1 \times 2$  光学开关功能。

图 11 是微光学开关实施例五中芯片 12 的立体结构示意图。其中 1251 为硅衬底, 1252 为由  $\text{SiO}_2$  和  $\text{Si}_3\text{N}_4$  层组成的绝缘介质膜, 位于硅衬底上, 1253、1258、12511、12514 为 SU-8 微镜, 分别垂直立于多晶硅-氮化硅复合微梁 1254、1257、12510、12513 上, 1255、1256、1259、12512 为上电极压焊块, 位于绝缘介质膜上, 分别与微梁 1254、1257、12510、12513 相连在一起, 12515、12516、12517、12518 为出射光纤, 均位于 SU-8 光纤定位槽之中, 相互平行, 并且分别与对应的微镜成 45 度角, 12519 为入射光纤, 位于 SU-8 光纤定位槽之中, 与出射光纤 12515、12516、12517、12518 都垂直, 与所

有的微镜成 45 度角, 12520 为 SU-8 光纤定位槽, 位于绝缘介质膜上, 12521 为下电极压焊块, 作为公共电极。

如图 11 和 12 中所示, 在上电极 1255 和下电极 12521 之间加上电压, 而其它电极间不加电压时, 微梁 1254 和微镜 1253 被静电力吸附在硅衬底上, 微梁 1257、12510、12513 和微镜 1258、12511、12514 翘起, 从入射光纤 12519 射出的光线经过微镜 1253 的反射射入出射光纤 12518 中; 当在不同的上电极和下电极之间加上电压时, 对应的微梁和微镜吸附在硅衬底上, 而在其它上电极和下电极间不加电压, 它们所对应的微梁和微镜翘起, 从入射光纤 12519 射出的光线经过被吸附在硅衬底上的微镜反射射入对应的出射光纤中, 从而可以实现  $1 \times 4$  光学开关功能。

上述五个实施例中的芯片上的微梁和微镜的结构相同, 如图 13 所示。图 13 (a) 是两个电极间未加电压时, 微梁和微镜处于翘起的状态; 图 13 (b) 是两个电极间加上电压时, 微梁和微镜被静电力吸附在硅衬底上的状态。图中从下到上各层组成结构为: 1201 为单晶硅衬底; 1202 为掺杂过硼的单晶硅层, 作为公共的下电极; 1203 为  $\text{SiO}_2$  层; 1204 为  $\text{Si}_3\text{N}_4$  层,  $\text{Si}_3\text{N}_4$  层和  $\text{SiO}_2$  层一起作为绝缘介质膜; 位于绝缘介质膜上的 1205 为上下电极隔离圈, 由多晶硅和上面的 Cr-Au 层组成; 1206 为上电极压焊块, 位于绝缘介质膜上, 由多晶硅和上面的 Cr-Au 层组成; 1207 为多晶硅-氮化硅复合微梁, 与上电极压焊块相连, 分为两部分, 靠近电极压焊块的部分由多晶硅、氮化硅和上面的 Cr-Au 层组成, 远离电极压焊块的一端由多晶硅和上面的 Cr-Au 层组成; 1208 为微镜, 由 SU-8 和包在 SU-8 外面作为反射层 Cr-Au 层组成, 位于微梁上远离电极压焊块的一端; 1209 光纤定位槽, 由 SU-8 和上面的 Cr-Au 层组成。

本发明的具体制作过程作进一步描述如下:

制作过程共分成芯片制作和外壳封装两个过程。五个实施例中的芯片制作和外壳封装过程都相同。

#### 1、芯片制作过程:

- (1) 在硅衬底上重掺杂硼作为公共下电极;
- (2) 在硅衬底上用热氧化法生长上一层  $\text{SiO}_2$  作为绝缘介质膜;
- (3) 在硅衬底上用低压化学气相淀积法 (LPCVD) 淀积上一层  $\text{Si}_3\text{N}_4$  作为绝缘介质膜;
- (4) 光刻、用反应离子刻蚀 (RIE) 方法图形化  $\text{Si}_3\text{N}_4$  和  $\text{SiO}_2$  层, 刻出下电极压焊块和对准符号窗口;
- (5) 在硅衬底上用常压化学气相淀积法 (APCVD) 淀积上一层 PSG, 作为牺牲层;
- (6) 第一次光刻 PSG, 用 RIE 图形化 PSG, 不刻穿 PSG, 刻出以后长多晶硅支撑柱的凹坑;
- (7) 第二次光刻 PSG, 用 RIE 图形化 PSG, 刻穿 PSG 层;
- (8) 在硅衬底上用 LPCVD 法淀积上一层多晶硅;
- (9) 多晶硅掺磷;
- (10) 在硅衬底上用 LPCVD 法淀积上一层 PSG;
- (11) 退火去除内应力;
- (12) 去除表面的 PSG;

- (13) 在硅衬底上用 LPCVD 法淀积上一层  $\text{Si}_3\text{N}_4$ ;
- (14) 光刻、用 RIE 法图形化  $\text{Si}_3\text{N}_4$ , 作为多晶硅-氮化硅复合微梁的上层;
- (15) 光刻、用 RIE 法图形化多晶硅, 刻出微梁、上电极、上电极引线、上电极压焊块、上下电极隔离圈;
- (16) 用 BHF 去除表面外露的 PSG, 并且部分钻蚀 PSG;
- (17) 在硅衬底上甩 SU8 胶, 光刻 SU8 胶, 刻出微镜部分和光纤定位槽部分;
- (18) 在硅衬底上溅射 Cr-Au 层, 作为微镜反射面和上、下电极的压焊块;
- (19) 进行划片;
- (20) 牺牲层腐蚀, 把 PSG 层腐蚀掉, 从而释放多晶硅-氮化硅复合梁和微镜;
- (21) 用去离子水漂洗、烘干。

## 2、芯片封装步骤为:

- (1)、把芯片 12 用低应力胶粘接在金属封装外壳的基座 17 上;
- (2)、把光纤 14 从如图 2 中所示的光纤套筒 171 中穿入;
- (3)、用胶水 172 把光纤 175 和光纤套筒 171 固定起来;
- (4)、去除伸出光纤套筒 171 的光纤上的披覆层;
- (5)、用固定螺母 174 把光纤套筒 171 固定在金属封装外壳的侧壁 173 上;
- (6)、把裸光纤用胶固定在芯片的光纤定位槽中;
- (7)、利用引线键合工艺, 用金引线 18 把芯片上的压焊块和金属封装外壳基座上的外引线 16 键合连接起来;
- (8)、把金属封装外壳的上盖 13 和金属封装外壳的基座 17 焊接起来;
- (9)、把光纤 175 和光纤活动连接器 15 连接起来。

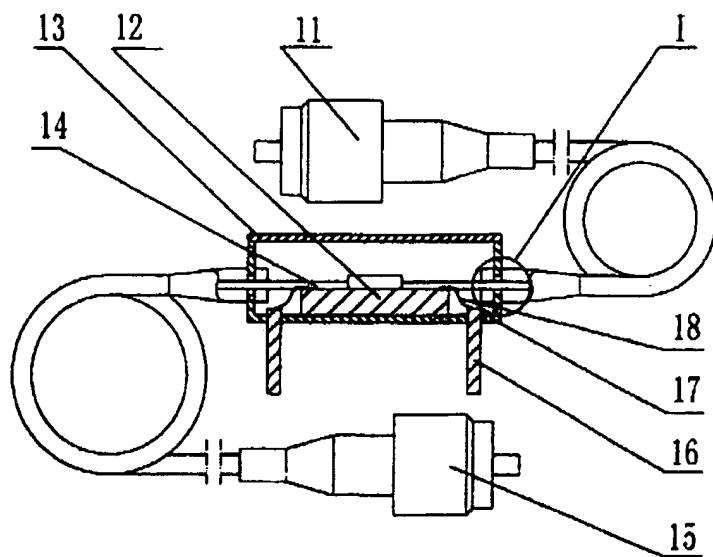


图1

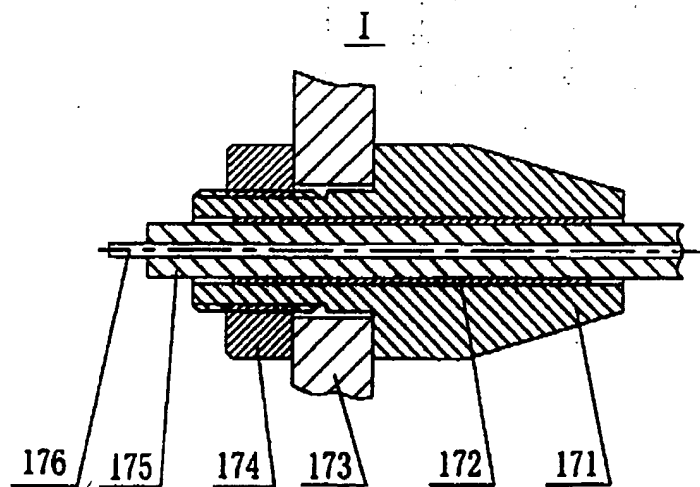
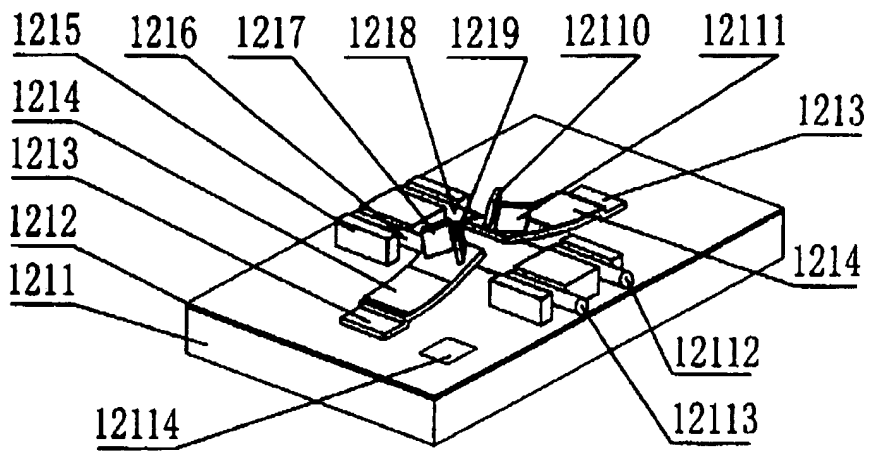
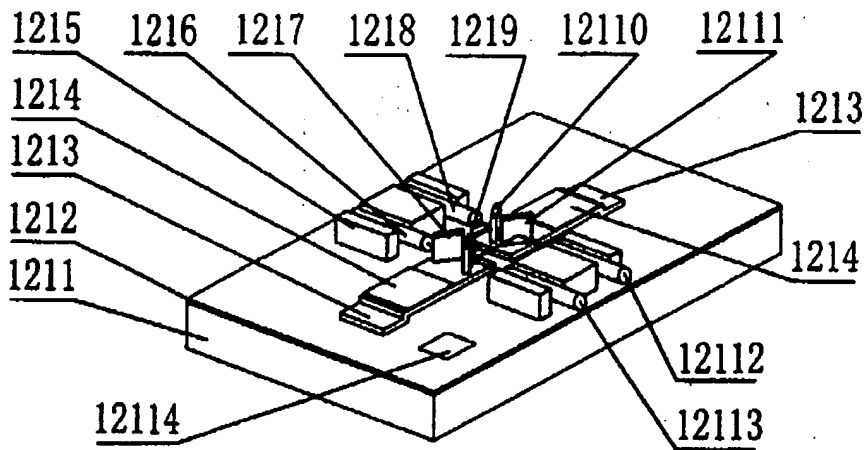


图2



(a)



(b)

图3

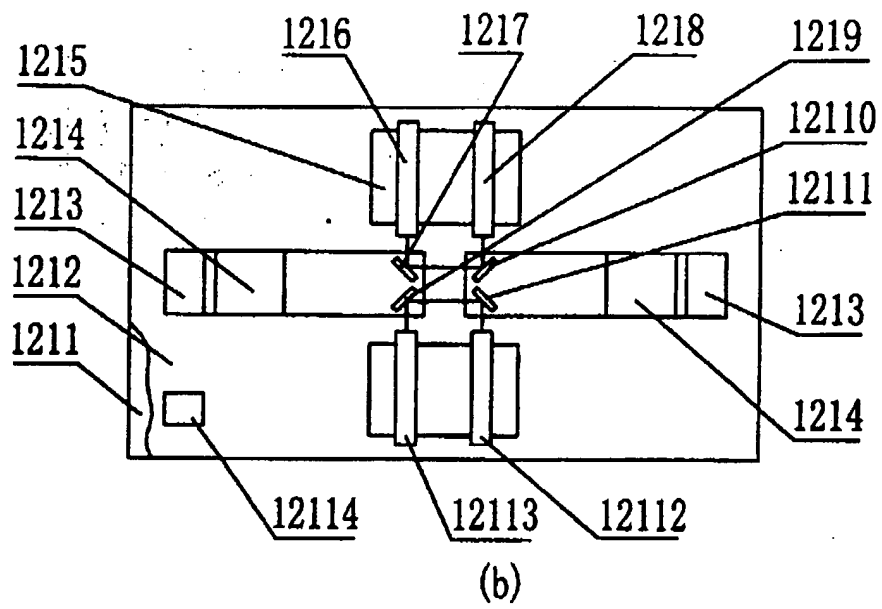
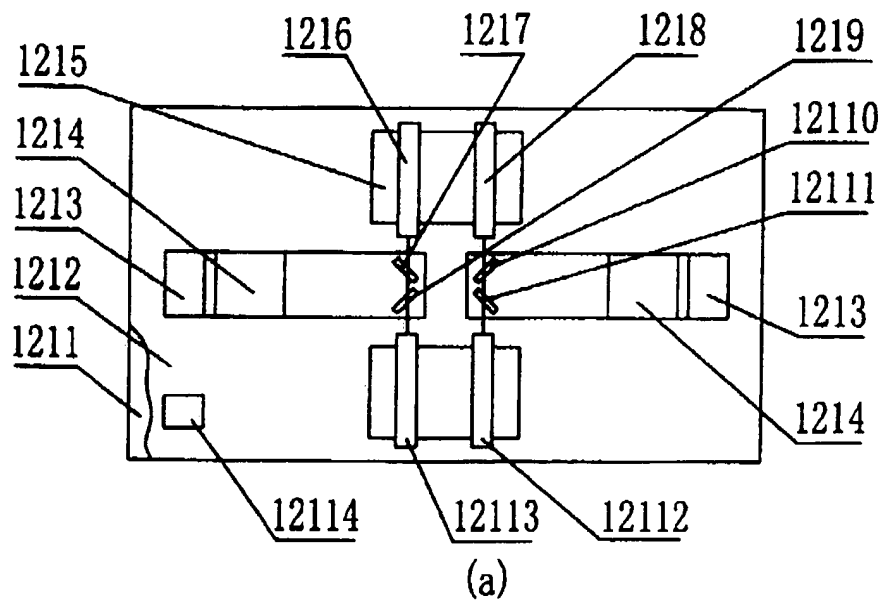


图4

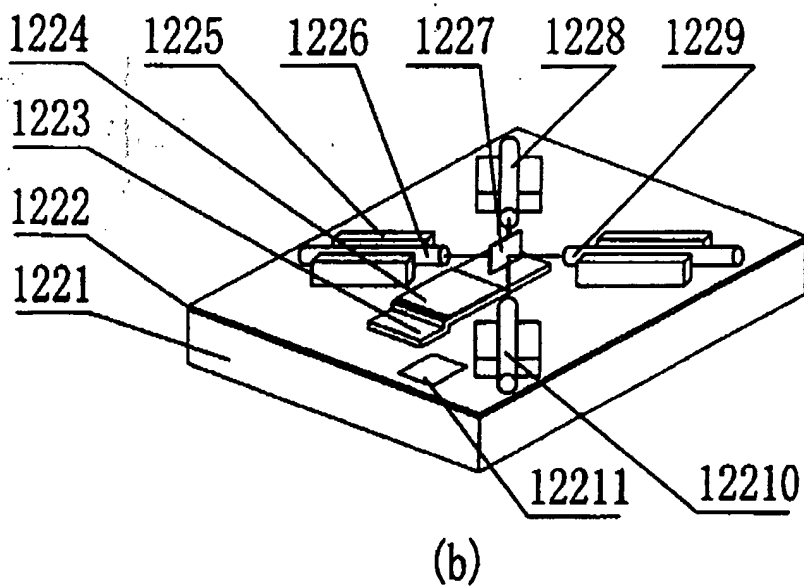
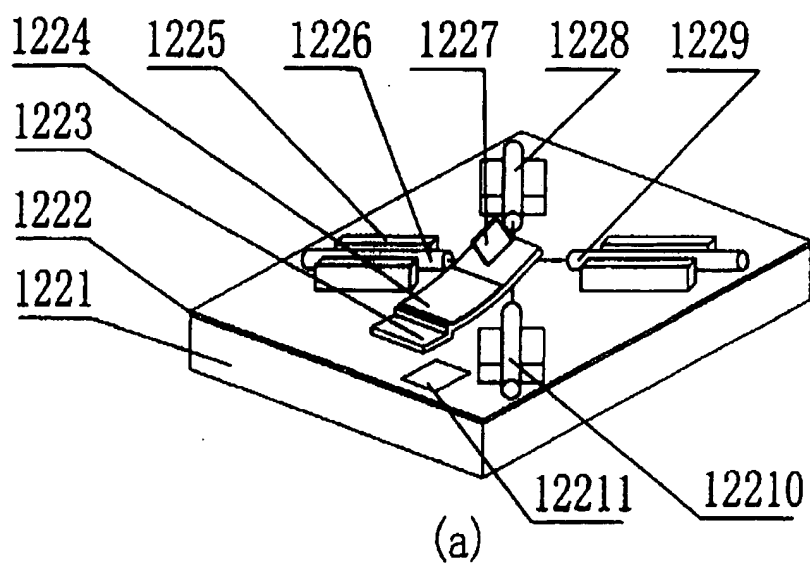


图5

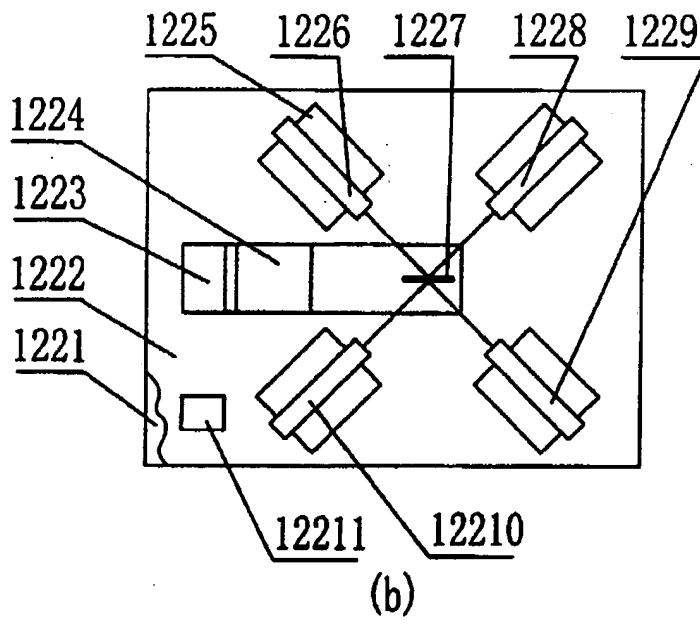
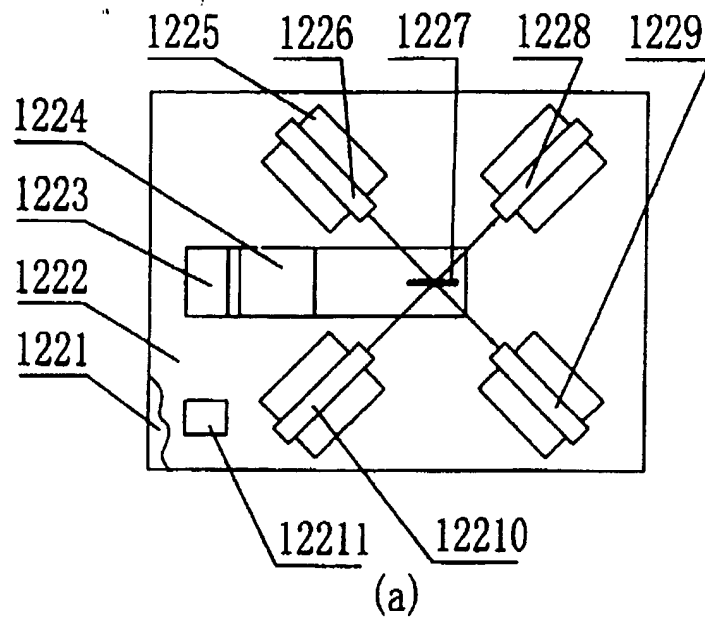
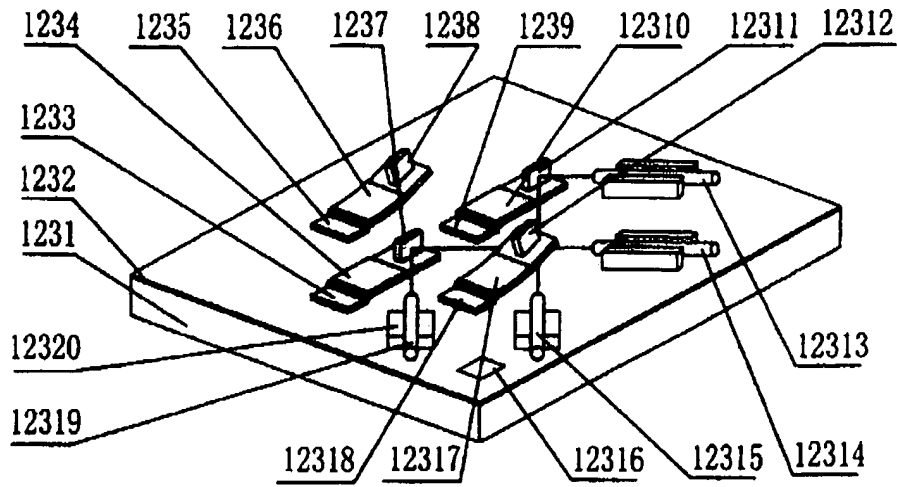
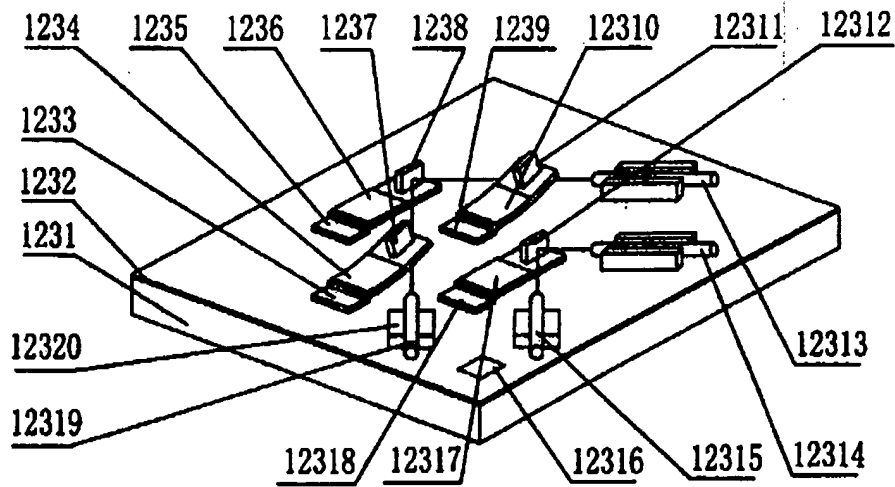


图6





(a)



(b)

图7

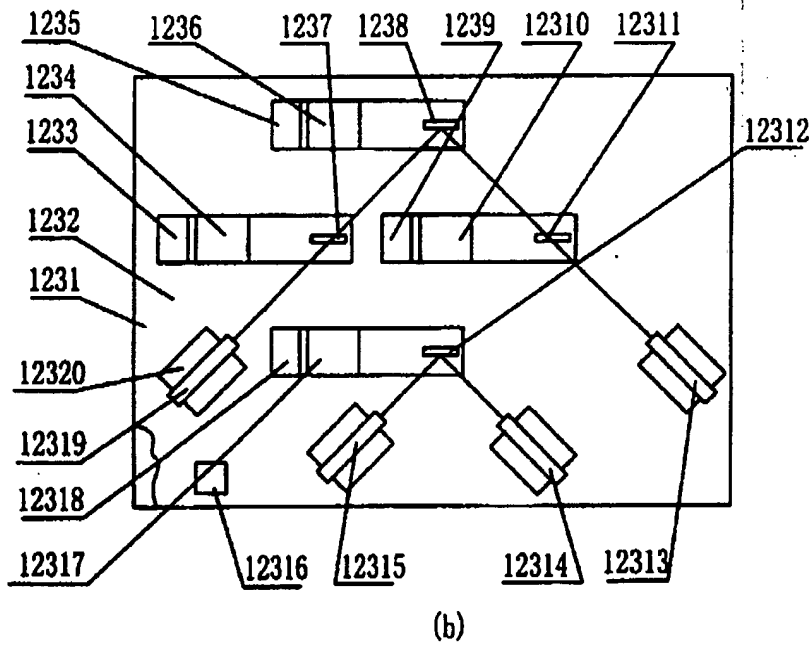
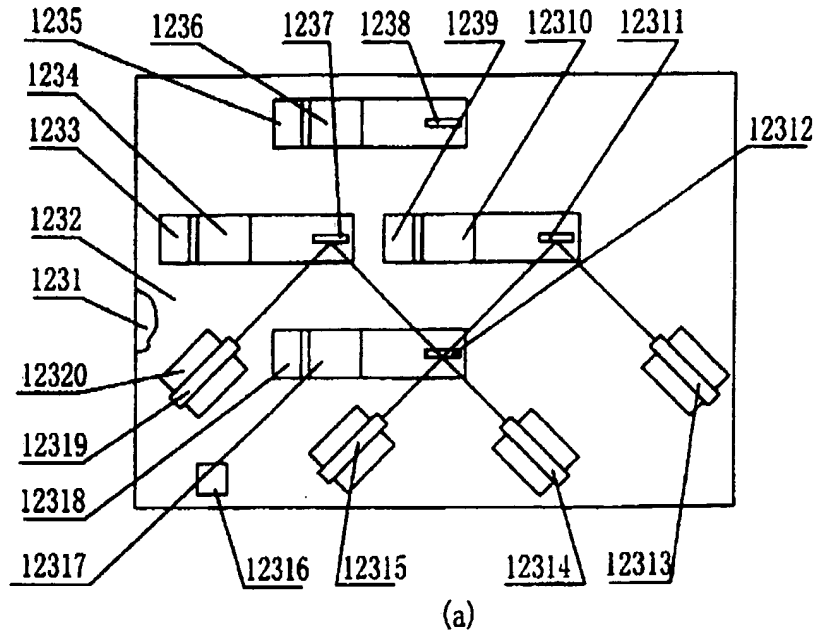


图8

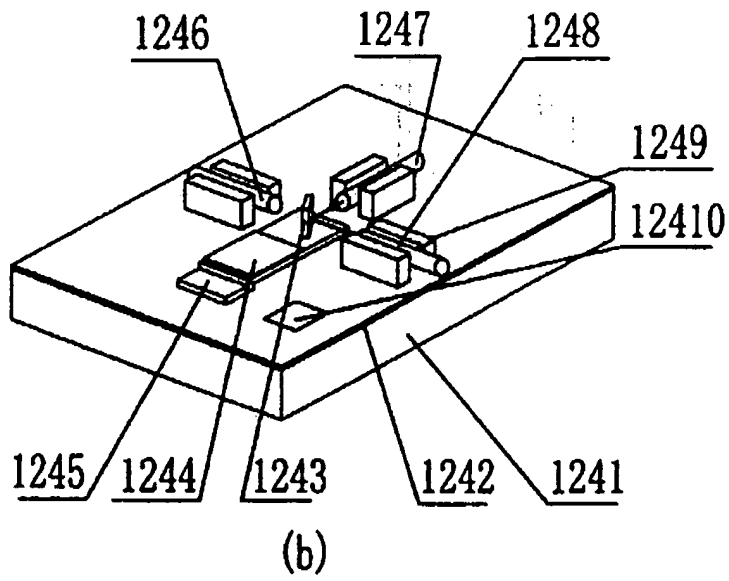
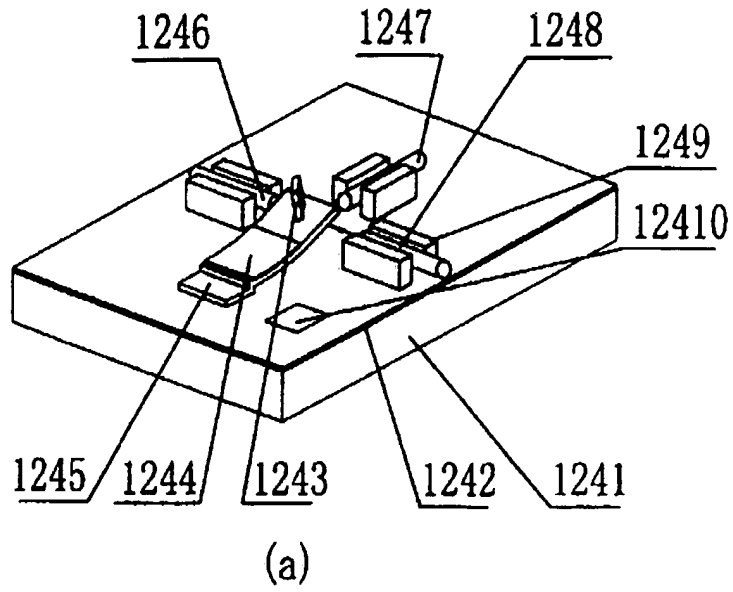
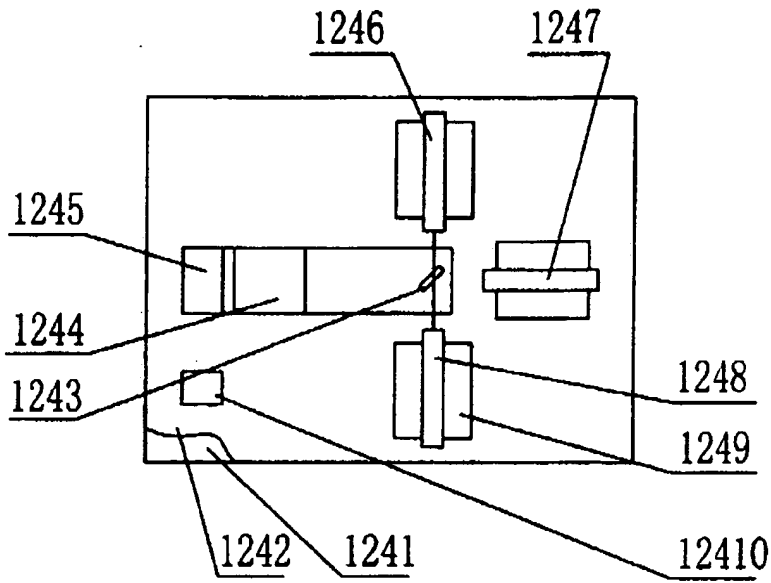
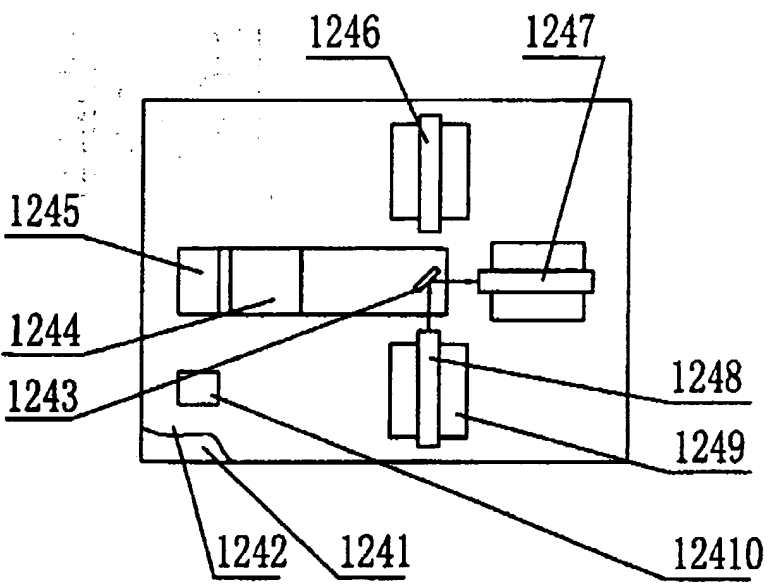


图9



(a)



(b)

图10

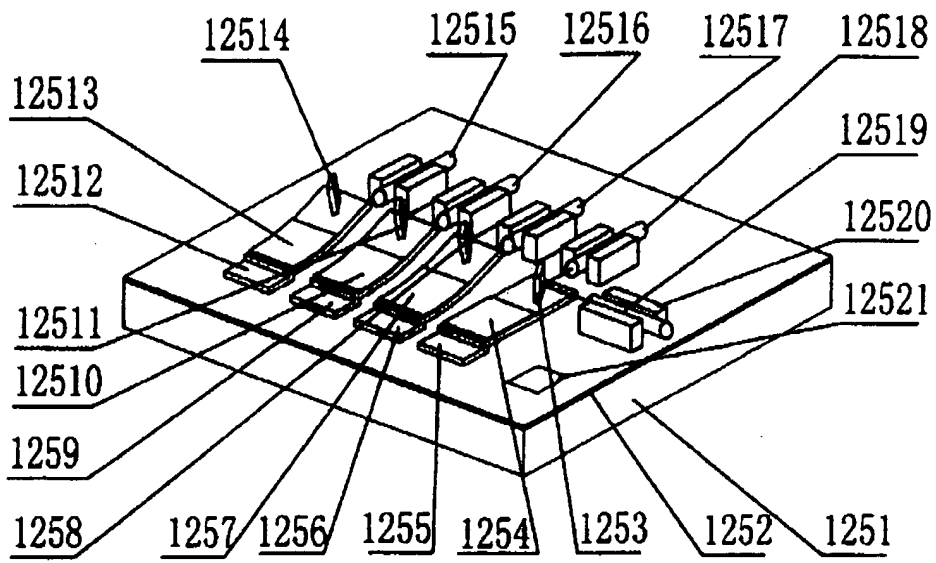


图11

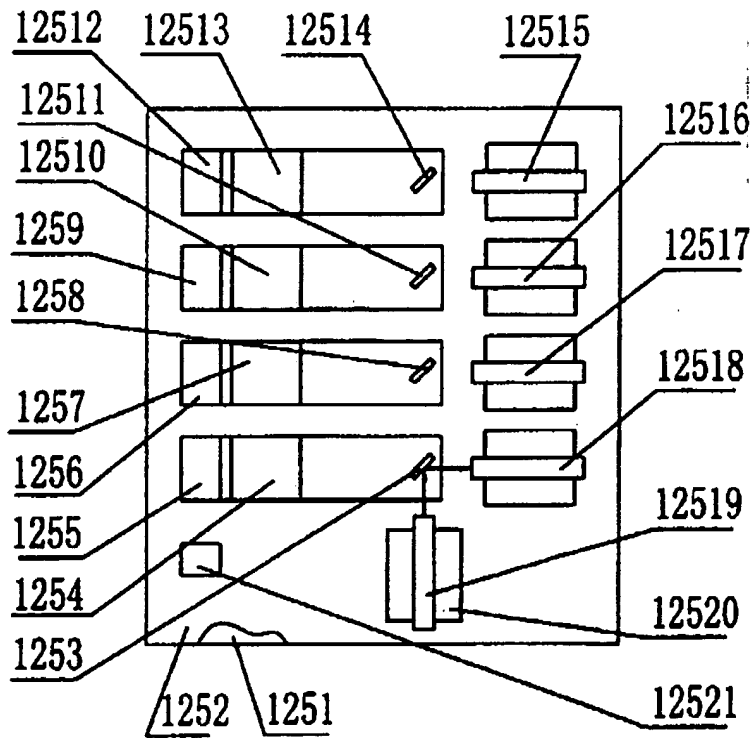


图12

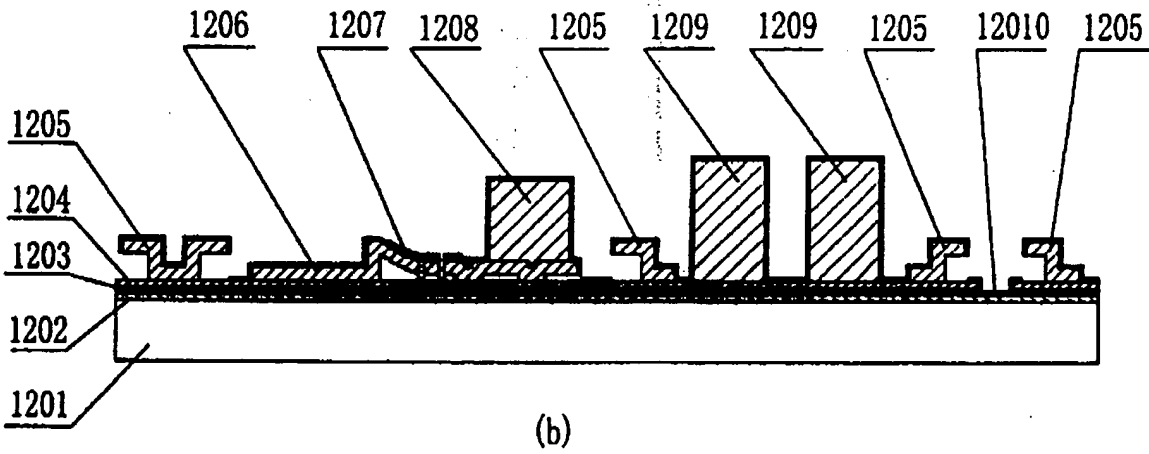
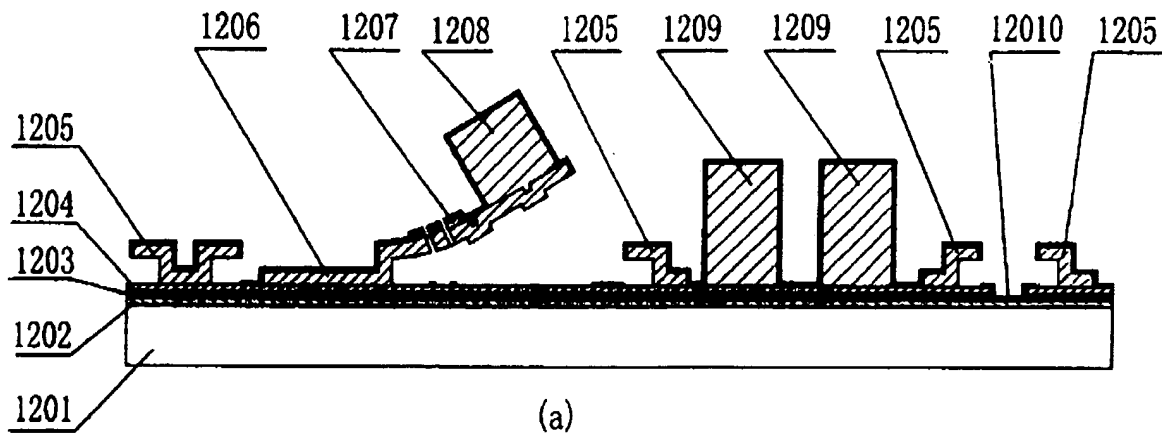


图13

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**